

Unexamined Patent Publication No. H02-77101

SPECIFICATION

1. TITLE

Thick-film chip resistor for hybrid integrated circuit and manufacture thereof

2. WHAT IS CLAIMED

(1) A thick-film chip resistor for hybrid integrated circuit comprising electrodes on both ends of a resistance film formed on the general surface of a ceramic substrate.

(2) A method for manufacturing thick-film chip resistor for hybrid integrated circuit, comprising the steps of:

applying a resistance paste on the general surface of a ceramic substrate followed by firing to deposit a resistance film;

applying a conductive paste on the resistance film with a desired width followed by firing to deposit conductor bands for electrode;

forming a protective film between the conductor bands followed by firing to obtain thick-film substrate for chip resistors;

cutting the substrate perpendicular to the conductor bands into resistor strips; and

scribing each of the strip in the center of each of the conductor band to separate into individual chip resistor.

3. DETAILED DESCRIPTION OF THE INVENTION

[FIELD OF THE INVENTION]

This invention relates to a sub-miniature thick-film chip resistor with a new configuration to be mounted to hybrid integrated circuit and a method for manufacturing the same, especially to the resistor substitutable for thin-film chip resistor.

[PRIOR ART]

Resistors to be mounted to hybrid integrated circuit board consist of thick-film chip resistor, thick-film resistor and thin-film resistor chip.

TECHNOLOGY CENTER 2300
MAY 22 2003

coefficient being at most ± 100 ppm/ $^{\circ}$ C and the accuracy being at most $\pm 1\%$. For example, a conventional thick-film chip resistor is produced by printing conductive paste for electrode on an alumina substrate with break-lines followed by firing; printing resistance paste for resistor followed by firing; trimming resistance value; printing overcoat glass followed by firing to prepare thick-film substrate; cutting in the center of each electrode to separate into individual strip; and printing conductive paste on each section of the strip followed by firing.

Finally the strip is cut into individual chip resistor along the break-lines.

The major dimensions of thick-film resistor to be mounted to hybrid integrated circuit board are 2x1.25 mm.

Both of thick-film resistor and resistor network are generally formed by printing resistance paste on ceramic substrate for hybrid integrated circuit, thereby trimming or function trimming is required after the formation to adjust resistance.

Many of thin-film resistors among the resistors described above are mounted to ceramic substrates equipped with hybrid integrated circuit having high accuracy and performance.

[PROBLEMS TO BE SOLVED]

However the thick-film resistor and resistor network formed by printing resistance paste on ceramic substrate for hybrid integrated circuit, is hard to replace if trimming or function trimming for resistance adjustment is failed. It means that it is unable to generally recover the substrate. Especially on the ceramic substrates equipped with hybrid integrated circuit having high accuracy and performance and mounted with expensive components such as VLSI bare chip, the inability to replace the failed resistor gives rise to the disposal of the whole substrate, producing great loss in the cost.

The ceramic substrate equipped with hybrid integrated circuit having high accuracy and performance and mounted with thin-film resistors, is undesirable because it is generally expensive.

The thick-film chip resistor produced as described above, with the dimensions of 2x1.25 mm, is too large to mount to hybrid integrated circuit. The possible minimum width of electrode for the resistor is about 0.2 mm and thick-film technology is inapplicable to the manufacture of sub-miniature thick-film chip resistor with the electrodes under the value. These are the main problems to be solved.

for manufacturing the chip resistor with the minimum size and the electric characteristics equal to those of thin-film resistor chip, and to obtain a sub-miniature thick-film chip resistor replaceable even after mounted to ceramic circuit board equipped with VLSI bare chips if it is identified to be defective.

Thus the purpose of the invention is to provide a sub-miniature thick-film chip resistor having electrical characteristics substitutable for thin-film chip resistor and a method for manufacturing the same, the sub-miniature thick-film chip resistor being replaceable if it is failed after mounted to the ceramic circuit board equipped with expensive VLSI bare chips as described above.

[MEANS TO SOLVE THE PROBLEMS]

The purpose of the invention described above is achieved with a method for manufacturing thick-film chip resistor for hybrid integrated circuit, comprising the steps of applying a resistance paste on the general surface of a ceramic substrate followed by firing to deposit a resistance film; applying a conductive paste on the resistance film with a desired width followed by firing to deposit conductor bands for electrode; forming a protective film between the conductor bands followed by firing to obtain thick-film substrate for chip resistors; cutting the substrate perpendicular to the conductor bands into resistor strips; and scribing each of the strip in the center of each of the conductor band to separate into individual chip resistor.

The present invention is actually explained hereunder.

The thick-film chip resistor of the invention to be mounted to hybrid integrated circuit, is classified into sub-miniature thick-film chip resistor, the resistor having the specific construction such that resistance film is generally formed on the surface of ceramic substrate and electrodes are prepared on both ends of the resistance film. The resistor, with the dimension of at most 0.5x0.5 mm or the preferred dimensions of 0.5x0.3 mm or less, is not realized unless the manufacturing method of the invention is used.

The thickness of the sub-miniature thick-film chip resistor ranges from 0.2 to 0.7 mm.

The sub-miniature thick-film chip resistor of the invention has the temperature coefficient of resistance of ± 50 ppm/ $^{\circ}\text{C}$ and the accuracy of $\pm 0.5\%$.

The method for manufacturing the sub-miniature thick-film chip resistor of the invention,

A preferred example of the ceramic substrate of the invention is made of alumina.

RuO_2 , Bi_2O_3 , InO_2 or $\text{PdO}\cdot\text{Ag}$ paste is available for the resistive paste of the invention, RuO_2 paste being preferred.

Metallic or alloy paste including Cu , $\text{Pd}\cdot\text{Ag}$, $\text{Pt}\cdot\text{Ag}$, Au , $\text{Pt}\cdot\text{Au}$ or $\text{Pd}\cdot\text{Au}$ is available for the conductive paste of the invention.

One of preferred protective film of the invention is glass coat.

Common technology for producing thick film is available for preparing resistive paste and conductive paste as well as for forming and firing protective film, especially screen printing being preferable for printing.

Trimming resistance of the resistor of the invention can be performed before, during or after dicing of the substrate.

The separation of each resistor formed on a ceramic substrate is made with Dicing Technology, a method of the technology having the steps of preparing resistive film and conductor bands on a ceramic substrate; and conducting dicing after the normal process including firing to mark "Sciribe Lines" in the half thickness of the substrate followed by breaking into pieces. Another method of the technology comprises some prior steps; the step of sticking adhesive support film on the reverse side of the substrate followed by dicing; and the step of stretching the film to separate individual chip resistor. The Dicing Technology enables to scribe electrodes into 0.1 mm in the width.

Hybrid integrated circuit with high accuracy and performance is, without limitation, preferred to mount the sub-miniature thick-film chip resistor of the invention, the resistor to be formed on ceramic substrate. The resistor of the invention can be mounted to ordinary hybrid integrated circuit as well as the circuit.

The resistor of the invention is primarily mounted to the hybrid integrated circuit with high accuracy and performance through one of normal mounting technologies such as wire bonding or soldering.

[PREFERRED EMBODIMENTS]

Embodiment

FIG. 1 shows the perspective view of one of new sub-miniature thick-film chip resistors manufactured with the method of the invention, wherein "1" denotes alumina substrate, "2" thick-film resistive film, "3" electrode conductor and "4" protective film. FIG. 2 shows the plane view of alumina substrate generally formed with thick-film resistive film 2, the substrate being formed with electrode conductor 3 and protective film 4, the film not shown in the figure, followed by separating into chip pieces along the dashed lines 8 and 9 so as to complete sub-miniature thick-film chip resistors as shown in FIG. 1.

FIG. 3 is the sections showing a process of sub-miniature thick-film chip resistor of the invention.

A detailed method for manufacturing sub-miniature thick-film chip resistor of the invention is described hereunder with the reference of FIGS. 2 and 3:

- (i) An alumina substrate 1 with the thickness of 0.2 mm is used as the ceramic substrate as shown in FIG. 2.
- (ii) The substrate 1 is generally printed with a resistive paste (#1700 made by Dupont) using screen printing method, followed by firing with the profile of the peak temperature of 650 degrees C, the duration of the temperature of 10 minutes, and the total firing time of 60 minutes to form thick-film resistance layer 2 (referred to FIG. 2).
- (iii) The resistance layer is then printed with conductive copper paste (#5001 made by Dupont) using 2-dimensional screen printing method developed by Dupont, followed by firing with the profile of the peak temperature of 600 degrees C, the duration of the temperature of 5 minutes, and the total firing time of 30 minutes to form electrode conductors of $300\mu\text{m}$ thick at $200\mu\text{m}$ intervals. (Refer to FIG. 2 for the plane view.)
- (iv) The substrate is printed with overcoat glass 4 as the protective film using screen printing method, followed by firing.

The ceramic substrate 1 formed with chip resistors is diced along the dashed lines 9 shown in FIG. 2 and the scribed with Dicing Saw (the product of DISCO) to obtain sub-miniature thick-film chip resistors having the electrodes 3 with the same width of about $150\mu\text{m}$ on both ends.

The chip resistor having the electrode width of $150\mu\text{m}$ and $1.5\mu\text{m}$ thickness.

The laser trimming can also be made before or after the scribing of the substrate, or after the dicing of the substrate.

The sub-miniature thick-film chip resistor of the invention is mounted to hybrid integrated circuit with high accuracy and performance. As an embodiment of mounting, wire bonding (a) is selected between two ways shown in FIG. 4. Actually a hybrid integrated circuit board is applied with an insulating epoxy bond (H70-4 made by Epotek) and hardened for 30 minutes at 150 degrees C for die-bonding the resistor, followed by joining each electrode of the resistor with appropriate conductor of the circuit board using wire 5. Micro-soldering (b) is also available as another method.

The sub-miniature thick-film chip resistor of the invention, having electric characteristics equal to thin-film chip resistor and substitutable for it, enables the reduction in the cost. The resistor of the invention has the temperature coefficient of resistance of $+\/-50 \text{ ppm}/^\circ\text{C}$ and the accuracy of $+\/-0.5 \%$ as well as the smallest size of $0.3 \text{ mm(L)} \times 0.2 \text{ mm(W)}$. The resistor can further be replaced even after mounted to ceramic circuit board equipped with VLSI bare chips, if the resistor is failed.

[EFFECT OF THE INVENTION]

The manufacturing method of chip resistor according to the invention enables the production of a new thick-film chip resistor having the temperature coefficient of resistance of $+\/-50 \text{ ppm}/^\circ\text{C}$ and the accuracy of $+\/-0.5 \%$ as well as the smallest size of $0.3 \text{ mm(L)} \times 0.2 \text{ mm(W)}$.

The sub-miniature thick-film chip resistor of the invention can be used for hybrid integrated circuit with high accuracy and performance, substituted for conventional thin-film chip resistor.

4. BRIEF DESCRIPTION OF THE DRAWINGS

FIG. 1 is a perspective view showing the first embodiment of the chip resistor of the invention;

FIG. 2 is a plane view showing an embodiment of alumina substrate to be used for the manufacture of the chip resistor of the invention;

FIG. 3 is sectional views showing a manufacturing process of the chip resistor of the invention; and

FIG. 4 is the sectional views showing mounting methods of the resistor of the invention to the hybrid integrated circuit.

7

- 1: Alumina substrate;
- 2: Thick-film resistance layer;
- 3, 6: Conductor;
- 4: Overcoat glass;
- 5: Bonding wire;
- 7: Solder;
- 8: Scribe line or break line (parallel to conductor band and passing in the center of the band);
- 9: Lengthwise scribe line or break line (Perpendicular to conductor bands);
- 10: Bond or Solder;
- 11: Substrate for hybrid IC

⑪公開特許公報(A) 平2-77101

⑫Int.Cl.
H 01 C 7/00
17/06

識別記号 B
V

庁内整理番号 8525-5E
7303-5E

⑬公開 平成2年(1990)3月16日

審査請求 未請求 請求項の数 2 (全6頁)

⑭発明の名称 混成集積回路用厚膜チップ抵抗及びその製造方法

⑮特 願 昭63-229245

⑯出 願 昭63(1988)9月13日

⑰発明者 能勢 恒太郎 埼玉県秩父郡横瀬町大字横瀬2270番地 三菱鉛業セメント
株式会社セラミックス研究所内

⑰発明者 平井 迪之 埼玉県秩父郡横瀬町大字横瀬2270番地 三菱鉛業セメント
株式会社セラミックス研究所内

⑰出願人 三菱鉛業セメント株式会社 東京都千代田区丸の内1丁目5番1号

⑰代理人 弁理士 中島 幹雄 外1名

明細書

1. 発明の名称

混成集積回路用厚膜チップ抵抗及び
その製造方法

2. 特許請求の範囲

(1) セラミック基板の全表面に設けられた抵抗体被膜上の両端部に電極を有することを特徴とする混成集積回路用厚膜チップ抵抗。

(2) セラミック基板の全表面に抵抗ペーストを被覆した後、焼成して抵抗体被膜を形成し、得られた抵抗体被膜を有する面に所望の線幅で導体ペーストを設けた後、焼成して電極用導体を形成し、つづいて、これらの電極用導体間に保護膜を形成した後、焼成することにより、チップ抵抗形成用厚膜基板を得、得られたチップ抵抗形成用厚膜基板上の電極用導体を有する方向に対して直角方向に切断し、ついで、電極用導体の線幅の中心線上に沿ってスクライピングして2分割することにより混成集積回路用厚膜チップ抵抗を製造する方法。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は、混成集積回路基板に搭載するための新規な形状の超小型厚膜チップ抵抗及びその製造方法に関するものであり、更に詳しくは薄膜抵抗にかえて使用することができる新規な形状の超小型厚膜チップ抵抗及びその製造方法に関するものである。

【従来の技術】

混成集積回路基板に搭載する抵抗体には厚膜チップ抵抗、厚膜抵抗、薄膜抵抗チップ等がある。

従来、厚膜チップ抵抗には、外形サイズが3.2×1.8mm、2×1.25mmで、通常、抵抗温度係数±100ppm/℃、精度±1%、最高でもそれそれ±100ppm/℃、±1%程度であり、このような厚膜チップ抵抗の製造の1例を示せば、チョコレートブレーク用のブレークラインを入れたアルミナ基板上に、抵抗素子との接触電極となる導電ペーストを印刷し、焼成する。さらに抵抗となる抵抗ペーストとを印刷し、焼成した後、トリミング

して抵抗値を修正する。つづいてオーバーコートガラスを印刷し、焼成する。このようにして印刷、焼成して得られた厚膜基板上の電極の中心部を2分割するように切断し、この切断面に導電ペーストを印刷し、焼成する。

ついで、これをブレークラインにそって切断してチップ抵抗の形状とする。

このようにして得られた厚膜チップ抵抗は、混成集積回路基板に搭載する場合、外形サイズが $2 \times 1.25\text{mm}$ 程度のものが使用される。

また厚膜抵抗または抵抗網は、混成集積回路用のセラミック基板上に抵抗ペーストを印刷することにより形成されるもので、したがって厚膜抵抗及び抵抗網は、基板に形成された後、トリミングまたはファンクショントリミングをして抵抗値を修正することが行われる。

前記の抵抗体のうち、特に厚膜抵抗チップは、高精度かつ高機能の混成集積回路を有するセラミック基板に、実装されていることが多い。

【発明が解決しようとする問題点】

厚の高精度かつ高機能の混成集積回路に対して、は、大き過ぎる欠点があり好ましくなく、板に厚膜技術における量産レベルで行なった場合は、電極の幅を 1.2mm 程度にするのが限度であり、これ以下にする如き超小型厚膜チップ抵抗の製造に、厚膜技術を適用することはできなかった。したがって超小型厚膜チップ抵抗を製造する方法の出現が望まれていた。

そこで、本発明者等は、前記の問題点に鑑み、前述の如き厚膜抵抗チップのサイズをできるだけ小さくし、かつ厚膜抵抗チップにかえて使用することができるような電気的特性の得られる如き製造方法を得ると共に、高価な電子部品、例えば、前述の如きVLSIペアチップ等の部品が実装されたセラミック基板が厚膜抵抗チップ等における不良のために、基板全体を破壊してしまうような事態を避け、基板に実装された厚膜抵抗チップを交換することができるような超小型厚膜チップ抵抗を得るために、種々研究をした結果、本発明はなされたものである。

しかしながら、混成集積回路用のセラミック基板上に抵抗ペーストを印刷することにより形成される厚膜抵抗及び抵抗網は、トリミングまたはファンクショントリミングをして抵抗値を修正するので、修正を失敗した場合、厚膜抵抗及び抵抗網のみを取り代えることができないので、基板全体の修復は実質的に不可能であり、特に高精度かつ高機能の混成集積回路を有するセラミック基板上には、VLSIペアチップ等の高価な部品が実装されているので、このような基板に設けられた抵抗等が不良であることがわかった場合、抵抗等の交換ができます、基板全体を処分しなければならないので、コスト的にも大きな損失となつた。

また高精度かつ高機能の混成集積回路を有するセラミック基板に、厚膜抵抗チップを実装した場合は、一般的に高価となり、コスト的に好ましいものではない。

更に混成集積回路基板に、前述の如く製造した厚膜チップ抵抗を搭載する場合は、小さいものでも外形サイズが $2 \times 1.25\text{mm}$ 程度と大きいので、一

したがって、本発明の目的は、厚膜抵抗チップにかえて使用することができるような電気的特性を有する超小型の厚膜抵抗チップであつて、厚膜抵抗チップ並びに高価な電子部品、例えば、前述の如きVLSIペアチップ等の部品が実装されたセラミック基板において、厚膜抵抗チップが不良の場合に、これを交換できるような新規な超小型の厚膜チップ抵抗及びその製造方法を提供することにある。

【問題点を解決するための手段】

したがって、本発明の前記目的は、セラミック基板の全表面に設けられた抵抗体被膜上の両端部に電極を有することを特徴とする混成集積回路用厚膜チップ抵抗及びセラミック基板の全表面に抵抗ペーストを被覆した後、焼成して抵抗体被膜を形成し、得られた抵抗体被膜を有する面に所望の線幅で導体ペーストを設けた後、焼成して電極用導体を形成し、つづいて、これらの電極用導体間に保護膜を形成した後、焼成することにより、チップ抵抗形成用厚膜基板を得、得られたチップ抵

に対して直角方向に切断し、ついで、電極用導体の線幅の中心線上に沿ってスクライピングして2分割することにより混成集積回路用厚膜チップ抵抗を製造する方法によって達成された。

次に本発明を更に具体的に説明する。

本発明で用いられる混成集積回路に実装される厚膜チップ抵抗は、超小型厚膜チップ抵抗に属するもので、この抵抗の構成は、セラミック基板の全表面に抵抗体被覆が設けられ、しかもその抵抗体被覆上の両端部に電極を有する点に構造的な特徴があるので、この構造は、本発明の製造方法を用いて始めて実現することができたものである。外形サイズが最大で $0.5\text{mm} \times 0.5\text{mm}$ であり、好ましくは $0.5\text{mm} \times 0.3\text{mm}$ 以下である。

また前記超小型厚膜チップ抵抗の厚さは、 $0.2\text{mm} \sim 0.7\text{mm}$ である。

本発明で用いられる超小型厚膜チップ抵抗の電気的特性は、抵抗温度係数 $\pm 50\text{ppm}/\text{C}$ 、精度 $\pm 0.5\%$ を有する。

ではスクリーン印刷法を用いて行うのが好ましい。

本発明で用いられる超小型厚膜チップ抵抗の抵抗値の修正は、抵抗体の分割（ダイシング）の前、工程中または後で行うことができる。

本発明において、セラミック基板上に設けられた抵抗体の分割方法は、ダイシング技術を用いて行なわれ、具体的にはセラミック基板に抵抗体被覆及び電極用導体を設けてた後、焼成等の通常の工程を経てからダイシングすることにより、スクライブラインを基板の途中まで入れ、後でブレイクする方法や該工程を経た後、得られた基板の裏面に、裏打ち接着フィルムを貼り、ダイシングした後、該フィルムを引き伸ばすことにより個々に分離する方法等がある。このようにダイシング技術を用いることにより、電極導体の幅を 0.1mm 程度までスクライブすることができる。

本発明では、セラミック基板に搭載される、超小型厚膜チップ抵抗を含む混成集積回路は高精度かつ高機能のものが好ましいが、必ずしもこれに

本発明の「1型厚膜チップ抵抗の製造方法」では、セラミック基板の全面に抵抗体を形成した後、電極を両端上面に設ける構造となっており、これにより抵抗体の大きさを極端に小さくすることができ、更にその製造方法自体非常に簡単となる。

本発明で用いられるセラミック基板としては、通常この技術分野において用いられるもので、例えばアルミナ基板が好ましく用いられる。

抵抗ペーストとしては、 RuO_2 系、 TiO_2 系、 InO_2 系、 $\text{PdO}-\text{Ag}$ 系等が用いられるが、好ましくは、 InO_2 系が用いられる。

導電ペーストとしては、 $\text{Cu}-\text{Pd}-\text{Ag}$ 、 $\text{Pt}-\text{Ag}$ 、 $\text{Pd}-\text{Au}$ 等の金属または合金を含むペーストが用いられる。

更に保護膜としては、例えばガラスコート等が用いられる。

本発明で用いられる抵抗ペースト、導電ペーストの適用手段並びに保護膜の形成及び焼成等は、通常の厚膜製造技術が利用され、特に印刷法とし

限定されるものではない。即ち本発明で用いられる超小型厚膜チップ抵抗は、通常用いられる混成集積回路または高精度かつ高機能の混成集積回路のいずれの回路にも実装されるものである。

前述のように、本発明に従って製造された超小型厚膜チップ抵抗は、主に高精度かつ高機能の混成集積回路に実装されて用いられるが、その取り付け方には、ワイヤーボンディング、半田による方法等の混成集積回路における実装技術において通常用いられるいくつかの方法が適用される。

【実施例】

次に本発明を図面を参照しながら実施例で、更に詳細に説明するが、これは本発明の1実施例であって、本発明はこれに限定されるものではない。

実施例

第1図は、本発明の製造方法によって製造された新規な超小型厚膜チップ抵抗の斜視図が示されており、1はアルミナ基板、2は厚膜抵抗体被覆、3は電極用導体および4は保護膜である。ま

た第2図には、アルミナ基板に厚膜抵抗被膜2がその基板全面に渡って被覆されており、この上に電極用導体3が形成され、更に保護膜4(第2図には示されていない)を設けた後、得られた基板1を点線8、9に沿って分割することにより、第1図に示される如き超小型厚膜抵抗チップが形成される。

第3図は、本発明の超小型厚膜チップ抵抗の製造順序を示す断面図である。

以下、本発明の超小型厚膜チップ抵抗の製造方法を第2図および第3図を用いて具体的に説明する。

まず、第2図において示されるようにセラミック基板として、厚さ0.2mmのアルミナ基板1を用い(イ)、このアルミナ基板1の全面にスクリーン印刷法で抵抗ペースト(1780シリーズ、デュボン社製)を印刷し、焼成ピーク温度650°Cで10分、全時間10分のプロファイルで焼成して厚膜抵抗被膜2(第2図参照)を形成した。(ロ)

×0.2mmであり、レーザートリミングをして抵抗値を修正して、電気的特性が、抵抗温度係数±50ppm/°C、精度±0.5%を有する超小型厚膜チップ抵抗を得た。

レーザートリミングは、厚膜抵抗を有する基板の分割の前または後に行っても、長手方向のダイシング後で行なってもよい。

本発明に従って製造された超小型厚膜チップ抵抗は、高精度かつ高機能の混成集積回路に実装されて用いられるが、具体的には第4図に示される如く、混成集積回路基板への取り付け方は、実装基板によって異なるが、ワイヤーボンディング(a)を用いて行った。即ち第4図において、混成集積回路基板にエポキシ系の絶縁性接着剤(870-1、エポテック社)を適用し、150°Cで30分で硬化させてダイボンディングした後、ワイヤーワークで基板の導体と厚膜チップ抵抗の電極とを接合する。この他の方法としては、半田による方法(マイクロソルダリング)(b)を用いることができる。

ついで得られた厚膜抵抗被膜に、デュボン社の2元法を用いスクリーン印刷法で鋼の導体ペースト(5001、デュボン社製)を印刷し、焼成ピーク温度600°Cで5分、全時間10分のプロファイルで窒素雰囲気中で焼成して、280μmの間隔で幅300μmの電極用導体3を形成した。(ハ)(平面図は第2図参照)

更に保護膜としてオーバーコートガラス4をスクリーン印刷法で印刷した後、焼成した。(ニ)

このようにして得られたチップ抵抗形成用セラミック基板1を、第2図の番号9で示される点線に沿ってダイシングし、更に電極用導体3の中央(第2図の番号8で示す点線)に沿ってダイシングソク(ディスコ株式会社製、基盤の商品名)でスライピングすることにより、両端に電極用導体3の幅が同じ150μm弱の電極用導体を有する超小型厚膜チップ抵抗を得た。

この超小型厚膜チップ抵抗は、電極の導体幅が150μmで、外形サイズは(L)×(W)が、0.5mm

本発明の製造方法によって形成された超小型厚膜チップ抵抗は、同程度の電気的特性を有する厚膜抵抗チップにかえて使用することができるので、低コスト化を図ることができる。また電気的特性が、抵抗温度係数±50ppm/°C、精度±0.5%を有する超小型の厚膜抵抗チップを、即ち外形サイズは(L)×(W)が最小で0.3mm×0.2mmと小さくすることができる。更に超小型厚膜チップ抵抗は、厚膜抵抗チップ並びに高価な電子部品、例えば、VLSIペアチップ等の部品が実装されたセラミック基板において、厚膜抵抗チップが不良の場合に、これを直ちに交換することができる。

【発明の効果】

本発明は、特許請求の範囲に記載された製造方法によって新規な構造の厚膜チップ抵抗を形成することができ、しかも電気的特性が、抵抗温度係数±50ppm/°C、精度±0.5%を有する超小型の厚膜抵抗チップ、即ち外形サイズは最小で0.2mm×0.3mmと小さくすることができる。

またこのように超小型の厚膜抵抗チップとした

ので、高精度かつ高機能・混成集積回路に用いられる薄膜抵抗チップにかえて使用することができる。

4. 図面の簡単な説明

第1図は、本発明の製造方法によって製造された新規な超小型厚膜チップ抵抗を示す斜視図である。

第2図は、アルミナ基板に厚膜抵抗および導体を形成した状態の超小型厚膜チップ抵抗を製造するための基板を示す平面図である。

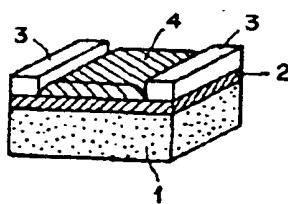
第3図は、本発明の超小型厚膜チップ抵抗の製造順序を示す断面図である。

第4図は、本発明で製造された超小型厚膜チップ抵抗の混成集積回路基板への取り付け方を示す断面図である。

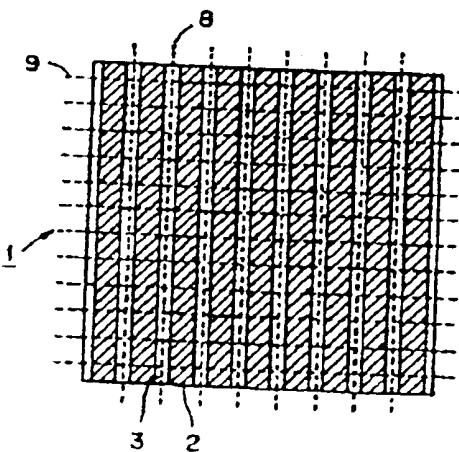
符号の説明

- 1 ···· アルミナ基板
- 2 ···· 厚膜抵抗体被膜
- 3, 6 ···· 导体

第1図



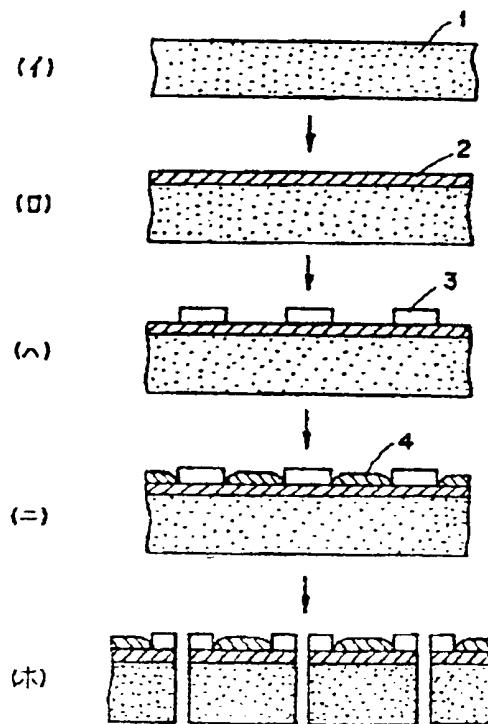
第2図



- 4 ···· ガラハコート
- 5 ···· ボンディングワイヤー
- 7 ···· ハンダ
- 8 ···· スクライブライインまたはブレークライイン (電極に平行かつ中心を通る)
- 9 ···· 長手方向のスクライブライインまたはブレークライイン (電極間を横切る)
- 10 ···· ダイボンディング用接着剤またはハンダ
- 11 ···· ハイブリッドIC用基板。

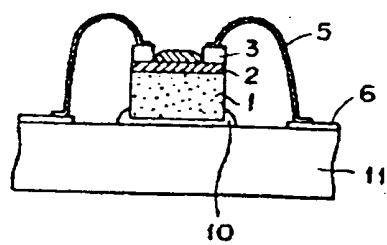
特許出願人 三菱電気セメント株式会社
代理人弁理士 中島幹雄
弁理士 富安恒文

第3図



第4図

(a)



(b)

